

产品概述

SS8100 是一款高效率、恒电流、降压型半桥 DC/DC 转换器驱动芯片，其最大电流输出能力超过 15A，PWM 调光分辨率超过 50000:1。

SS8100 采用迟滞式恒定关断时间的工作模式，无需添加外部补偿设计，使用方便。其输出电流能力既可以通过不同阻值的外接电阻（Rcs）调整，也可以通过调节模拟调光控制引脚 IADJ 上的电压来实现。电流能力可达 15A 以上。通过 DIM 管脚输入 PWM 信号来灵活实现对 LED 的调光控制。

SS8100 有同步模式和异步模式两种工作模式可供选择，客户可以根据自己的需求来灵活设计。

SS8100 具有良好的线性度和稳定的恒流特性，可以精确调光并在恶劣供电条件下稳定工作。

针对低灰度调光特性进行系统运算优化，实现低灰调光无抖动及闪烁问题，使 LED 有更好的线性度调光特性。

PWM 及线性调光双重控制并存，可执行独立调光电流控制

SS8100 提供一系列保护功能，包括欠压锁定保护（UVLO）、过热保护（OTP）、LED 开路与短路保护，输出欠压保护功能等。SS8100 使用具有散热片的封装，因此系统可以在大电流通过时稳定工作。

特征

- 大于 15A 输出电流能力
- 50000:1 以上高 PWM 调光分辨率
- 模拟调光比 250:1
- 宽泛的输入电压范围: 8V~65V
- 开关频率可调整
- 封装: eTSSOP16
- 良好的线性度
- 稳定的恒流特性
- 保护特征
 - VCC 欠压锁定
 - 过流保护
 - 过热保护
 - 输出欠压保护
 - LED 开路保护

应用

- 舞台照明
- 汽车照明
- 影视灯光
- 投影仪
- 工业照明 LED 驱动

典型应用电路

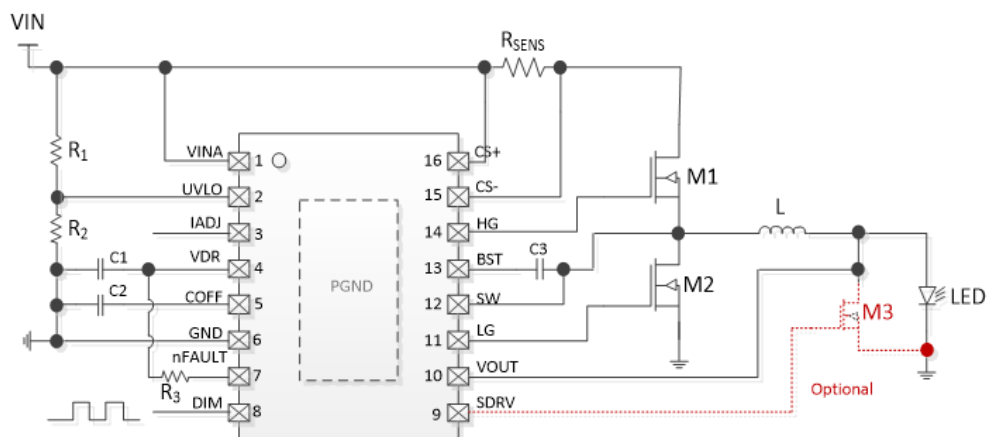


图 1 应用原理图（同步整流架构）

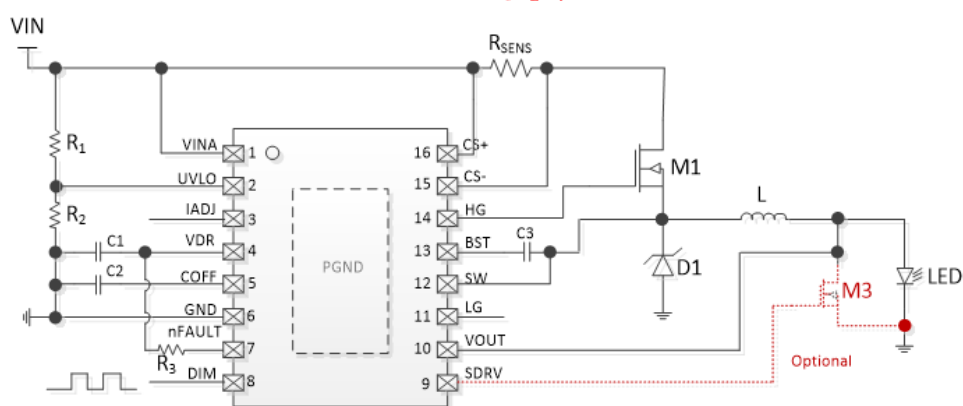


图 2 应用原理图（异步整理架构）

框图

T.B.D

图 3 模块框图

Confidential

封装引脚描述

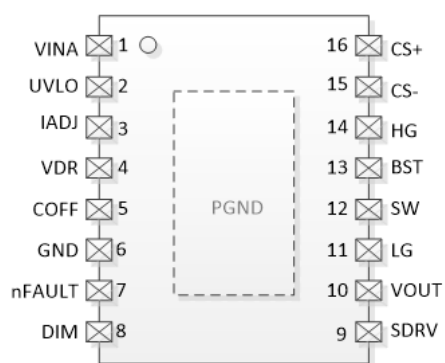


图 4 脚位图（正面）

Confidential

引脚功能描述

引脚编号	名称	输入/输出	描述
1	VINA	电源	芯片的输入电源，接 22uF 旁路电容至 GND 以保证电源电压稳定
2	UVLO	输入	可通过并联电阻调节芯片功率级的欠压保护阈值，悬空即为默认值
3	IADJ	输入	模拟调光控制的脚位，可通过外接模拟电位改变限流值和 OCP 阈值，模拟调光精度由外接 DAC 决定，悬空即为默认值 1.2V
4	VDR	输出	5V LDO 输出，接 470nF 电容至 GND 以保证输出的稳定
5	COFF	输出	Toff 的放电时间设置
6	GND	地	IC 地，Anlog Ground
7	nFAULT	输出	FAULT 状态指示
8	DIM	输入	PWM 调光输入端
9	SDRV	输出	PWM 调光输出，DIM 为高时 SDRV 为低
10	VOUT	输入	欠压保护检测端，接到负载的正极，悬空时会触发压保护。
11	LG	输出	下管续流 MOS 的驱动输出
12	SW	输出	功率管输出端，连接到功率电感
13	BST	输入	自举电源，接 100nF 电容到 SW
14	HG	输出	功率 MOS 的驱动输出，可串电阻调节压摆率并减轻 EMI 噪声干扰
15	CS-	输入	电流检测电阻负极采样端
16	CS+	输入	电流检测电阻正极采样端
EPAD	EPAD	NC	接至 Power GND，用于散热

绝对最大额定值

参数	最小	最大	单位
V _{INA} , CS ⁺ , CS ⁻ , SW, V _{OUT}	-0.3	70	V
BST, HG	-0.3	75	V
ULVO	-0.3	14	V
DIM, VDR, COFF, nFAULT, SDRV, LG	-0.3	5	V
IADJ	-0.3	5	V
T _{OPR} (芯片工作时的环境温度)	-40	+125	°C
T _{STG} (存储温度)	-40	+150	°C
T _J (结温)		+150	°C
Soldering Temperature (reflow)		+260	°C

热阻参数

参数	θ_{JA}	θ_{JC}	单位
TSSOP16	45	10	°C/W

推荐工作条件

参数	最小	最大	单位
V _{INA} /V _{INP} 工作电压	8	65	V
T _A 环境工作温度	-40	105	°C

ESD 防护等级

SS8100	测试种类	数值	单位
V(ESD) Electrostatic discharge	HBM	±2000	V
	MM	±400	V
	CDM	±1500	V

*CDM 测试是基于 ANSI/ESDA/JEDEC JS-002-2014

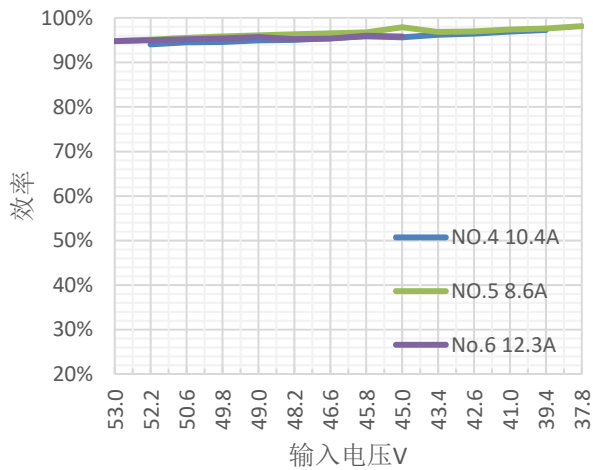
电特性参数

VIN=24V, TA=-25°C to 85°C. Typical values are at TA=25°C (Unless otherwise specified).

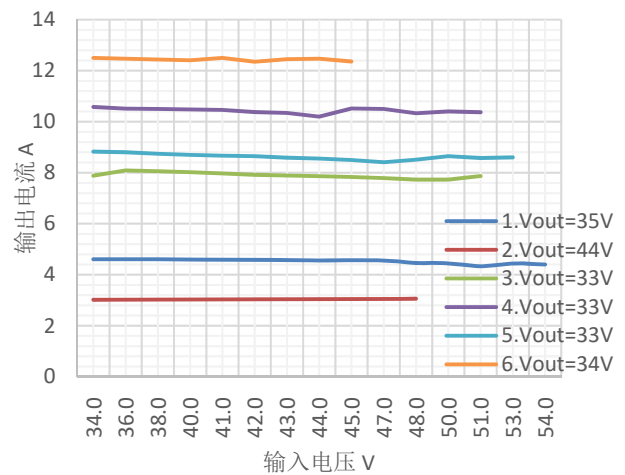
符号	参数	测试条件	最小	典型	最大	单位
工作电流						
I _{IN}	工作电流	DIM=0V，changeVIN	536	690	1176	uA
VDR 稳压器						
V _{DR}	电压稳压器	VIN>9V, 0<ICC<20mA	4.9	5.0	5.1	V
I _{LIM_VDR}	最大输出电流限制	VIN>9V			72	mA
调光控制						
Viadj	模拟调光脚		0.1		1.2	
V _{DIM-TH}	EN 管脚开启/关短阈值	VDIM rising			1.16	V
		VDIMfalling	0.5		0.87	V
欠压锁定保护						
V _{UVLO}	欠压保护阈值	VIN rising		6.1		V
V _{ULVO-HYS}	欠压保护迟滞变量			0.3		V
关闭时间						
V _{OFF}	关断时间计时器的阈		1.21	1.216	1.364	V
R _{OFF}	关断时间计时器内部			12		KΩ
t _{on-min}	最短开启时间			10		ns
t _{OFF-Max}	最长关闭时间			无		us
MOS驱动						
R _{LG}	续流MOS驱动电路的驱动能力	Source 50mA		1.71		Ω
		Sink 50mA		1.05		Ω
R _{HG}	主控MOS驱动电路的驱动能力	Source 50mA		3.72		Ω
		Sink 50mA		1.168		Ω
电流检测						
V _{SEN}	CS+-CS-脚平均电压	IADJ floating		100		mV

参数特性

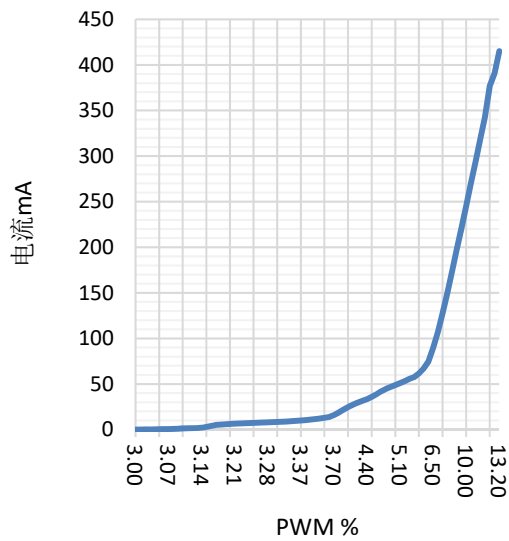
效率特性



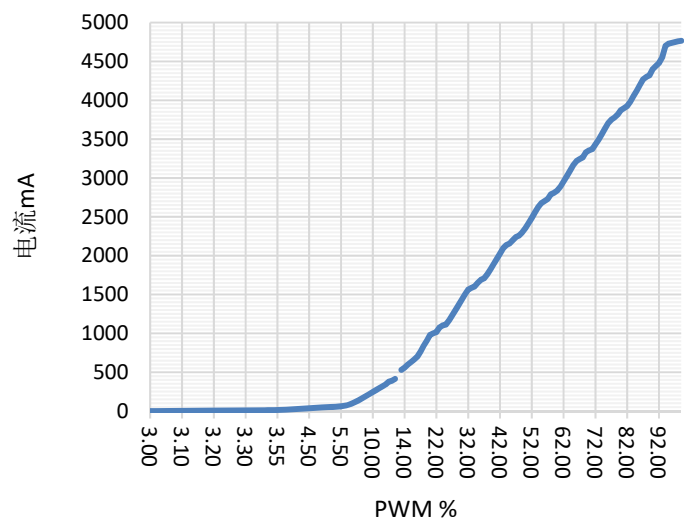
恒流特性



Iout VS PWM



Iout VS PWM



保护机制

负载开路保护

当 LED 开路时，SS8100 的输出电压被钳制在 VIN 电压，可以很好保护芯片不被损毁。

采样回路开路保护

当 VINA 电压高过 UVLO 阈值后，SS8100 被使能之前，R_{CS} 开路保护检测电路开启并检测 R_{CS} 电阻是否开路，如果 R_{CS} 电阻开路，SS8100 将被关机，等待下次开机使能信号。

采样回路短路保护

当 R_{CS} 电阻被短路连接，SS8100 被使能后，LED 输出电流一直增加，直到输出电流触发 OCP 保护阈值，从而触发过流保护功能。

输出过电流保护

SS8100 LED 过电流保护的功能，以避免芯片因过大的电流流入而遭受毁坏。当大电流流入 SS8100 功率开关时，并达到内部预设的临界值后，SS8100 将关闭功率开关以防止烧毁 LED 灯，关断 6ms 后，SS8100 将会重新启动。、9

过热保护机制

当 IC 温度超过 T_J 临界值（170°C）时，过热保护功能会使芯片停止工作，等待芯片温度下降，一旦温度低于 140°C 时，芯片将会重新启动并工作，避免芯片因过热而损毁。

输出短接保护机制

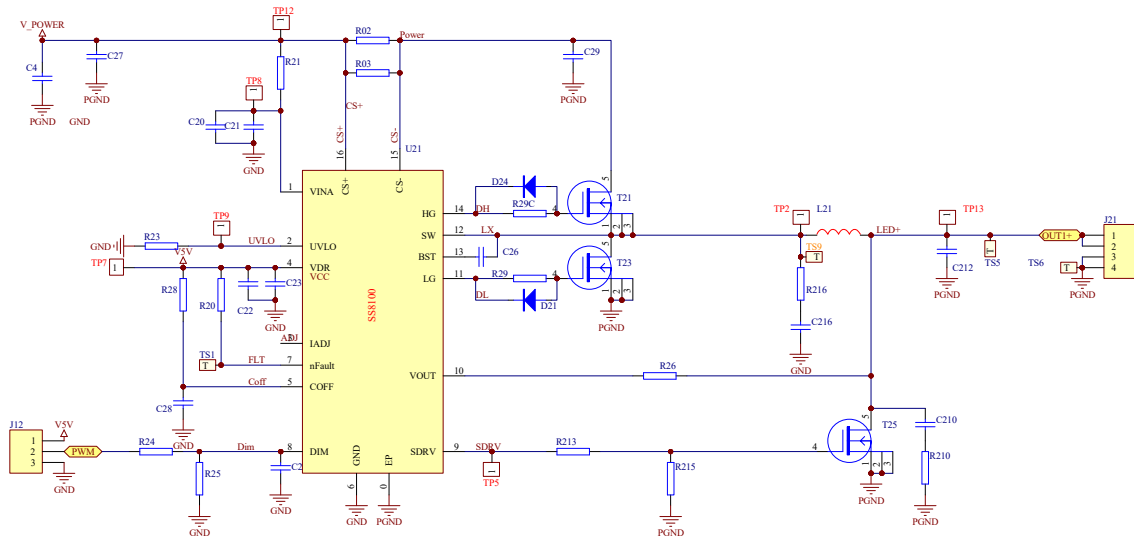
当输出负载意外短接时，VOUT 引脚检测到输出电压小于内部比较电压，判断输出发生了短接，使芯片停止工作，防止短路出现大电流造成芯片和其他元器件的损坏。

PCB 设计

1. 芯片的 GND 与 EPAD 直接短路，并以最短路径连接至输入电容负端，并尽可能保持地平面的完整性。
2. 为提高输出电流的精确度，将 R_{CS} 尽量放置靠近芯片的 CS+ 与 CS- 脚位。
3. CS+, CS- 走平衡等距线，减少开关干扰采样信号
4. 输入电容请放置在最靠近芯片 VIN 脚位的地方，若因 PCB 尺寸或布板位置限制，请务必在靠近 VIN 脚位的地方，增加一个旁路电容（建议可用 0.1uF 陶瓷电容）。
5. 为了消除切换时所造成的噪声干扰，芯片的 SW 脚位、电感和肖特基二极管(异步架构)或 MOS M1（同步架构）所构成的金属连线宽度要宽、功率工作回路设计最小环路，以减小开关辐射。
6. 建议将 SS8100 的散热片焊接在接地平面上。
7. 电路板上的接地层请尽量放大，以增加 IC 的散热能力。
8. 为消除布局接线时所产生的寄生影响，例如寄生电感和寄生电容等，需将流经大电流的路径以短而宽的原则进行布线。
9. 进行多模块并联设计时，各组地平面的连接采用并联单点接地的方式进行，可消除各模块之间的相互干扰问题。

Confidential

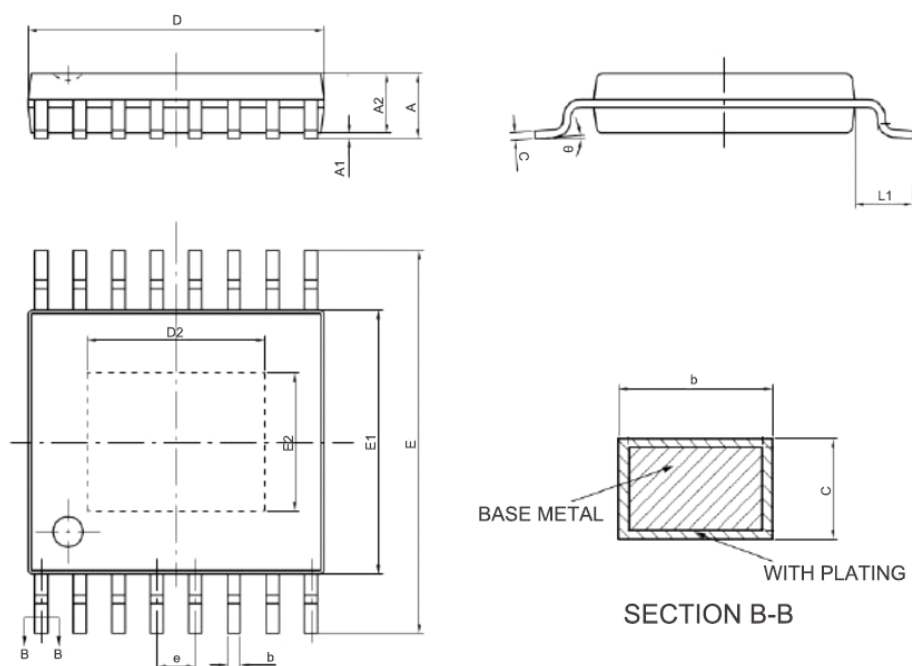
典型应用



48V 输入，36V6A 恒流输出 参考线路

13 封装资料

16 Pins, TSSOP



Symbol	Dimensions		
	Min.	Nom.	Max.
A	-	-	1.20
A1	0.05	-	0.15
A2	0.90	1.00	1.05
b	0.20	-	0.30
e	0.65 BSC		
c	0.13	-	0.19
D	4.86	4.96	5.06
D2	2.90	3.00	3.10
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
E2	2.20	2.30	2.40
L1	1.00 REF		
θ	0	-	8

Notes:

1. Refer to JEDEC MO-153
2. Unit: mm